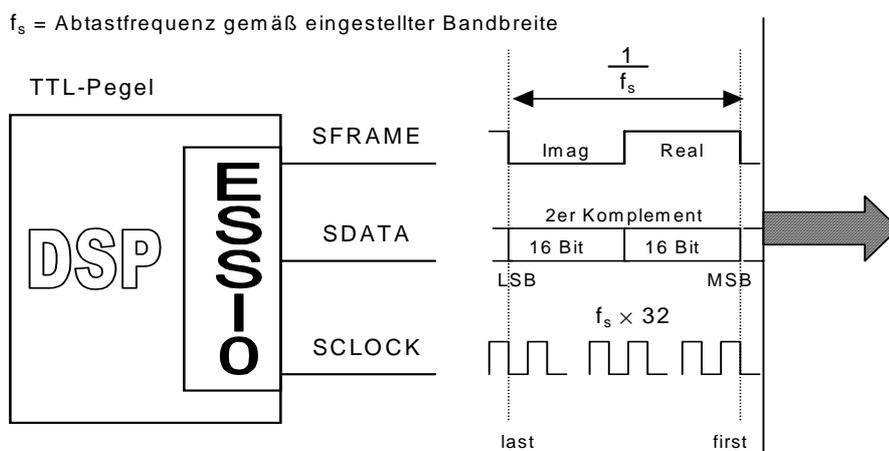


Anhang I (Digitaler ZF-Ausgang)

Digitale ZF-Ausgabe über die Geräterückwand

Der EB200 stellt an der Rückwand das digitale ZF-Signal zur Verfügung. Um das IQ-Signal zu erhalten, muß die "Demodulationsart" des Empfängers auf "IQ" eingestellt werden. Das ausgegebene Signal ist demoduliert und wird in der Stellung AGC voregelt.

Die Daten werden seriell mittels SFRAME (Pin 12), SCLOCK (Pin 24) und SDATA (Pin 25) am Option-Stecker X6 ausgegeben. Diese drei Leitungen werden von einem mit 3,3 V versorgten 74LVC245 über je 100 Ohm Längswiderstände getrieben. Daher sollte die externe Leitungslänge 20 cm nicht überschreiten. Falls längere Leitungen erforderlich sind, sollten direkt am Ausgang des Gerätes entsprechende Leitungstreiber vorgesehen werden.

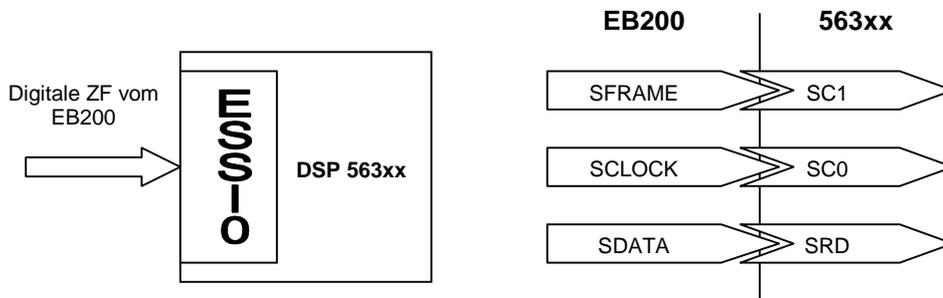


Bandbreiten und Abtastraten

Abtastfrequenz f_s	ZF-Bandbreiten	Datenrate MBit/s
256 kHz	150kHz, 120kHz	8.192
128 kHz	50kHz	4.096
64 kHz	30kHz	2.048
32 kHz	15kHz	1.024
16 kHz	9kHz, 6kHz	0.512
4 kHz	2.4kHz, 1.5kHz	0.128
2 kHz	1kHz	0.064
1 kHz	600Hz	0.032
0.5 kHz	300Hz	0.016
0.25 kHz	150Hz	0.008

Datenausgabe über einen DSP der Motorola 563xx-Familie

Soll der digitale ZF-Ausgang mit Hilfe eines zweiten DSP der Motorola 563xx-Familie ausgelesen werden, so kann das auf folgende Weise geschehen:



Konfiguration der ESSI0 im DSP 563xx

- *asynchron*
- *network mode*
- *frame sync polarity = 0*
- *frame sync relative timing = 0*
- *frame sync length = WORD*
- *clock polarity = 0*

```

Assembler-Code:
movep  #0,x:M_PCRC ; Reset ESSI0
movep  #>%000000000010000000011000,x:<<M_CRB0
movep  #>%000100000010000000000000,x:<<M_CRA0
movep  #3C,x:M_PCRC
bset   #17,x:M_CRB0 ;ESSI0 enable
    
```

Datenausgabe an einen PC

Falls die nachfolgende Verarbeitung nicht direkt durch einen Motorola DSP erfolgt, kann zum Beispiel ein FPGA zunächst den Datenstrom auffangen und an andere Prozessoren weitergeben

